# План написания дипломной работы

## Тема: «Разработка RTL-oписания интегрированного микропроцессорного модуля c RISC-архитектурой”

1. Определение общей архитектуры микропроцессора: ширина слова, количество и содержание стадий конвейера, способ декодирования.  *(сделано)*
2. Создание предварительной версии ISA: определение необходимых блоков АЛУ, архитектуры доступа к памяти. *(сделано)*
3. Стадия «АЛУ»: проектирование комбинированного сумматора-вычитателя.

*(в процессе)*

1. Стадия «АЛУ»: создание описания комбинированного сумматора-вычитателя.

*(…)*

1. Стадия «АЛУ»: верификация описания комбинированного сумматора-вычитателя.

*(…)*

1. Стадия «АЛУ»: проектирование блока быстрого сдвига.  *(…)*
2. Стадия «АЛУ»: создание описания блока быстрого сдвига.  *(…)*
3. Стадия «АЛУ»: верификация блока быстрого сдвига.  *(…)*
4. Стадия «АЛУ»: проектирование блока побитовых операций. *(…)*
5. Стадия «АЛУ»: создание описания блока побитовых операций. *(…)*
6. Стадия «АЛУ»: верификация блока побитовых операций. *(…)*
7. Стадия «АЛУ»: проектирование блока умножителя. *(…)*
8. Стадия «АЛУ»: создание скрипта для генерации описания блока умножителя. *(…)*
9. Стадия «АЛУ»: генерация описания блока умножителя. *(…)*
10. Стадия «АЛУ»: дописывание блока умножителя. *(…)*
11. Стадия «АЛУ»: верификация блока умножителя. *(…)*
12. Стадия «АЛУ»: проектирование блока регистра флагов и управления потоком исполнения. *(…)*
13. Стадия «АЛУ»: создание описания блока регистра флагов и управления потоком исполнения. *(…)*
14. Стадия «АЛУ»: верификация блока регистра флагов и управления потоком исполнения. *(…)*
15. Стадия «АЛУ»: проверка необходимости создания блока работы с числами с плавающей точкой стандартной точности *(…)*